**CI0120 Arquitectura de Computadoras ECCI/UCR**

**2020-2-SÁBADO 12 DE SETIEMBRE**

**TAREA CORTA 3**

**(Es individual)**

**Enviarla a más tardar el jueves 17 antes de las 10 am -hora de la clase- a:**

**mediación virtual y a arqui.ci0120@gmail.com**

* 1. **(30 pts)** Entre las estrategias para reducir los ciclos de retraso por conflictos de control, es decir, por branches, están:

**"predicción no tomado"** de manera estática, **branch retrasado** y la **predicción dinámica.**

Suponiendo que para el branch retrasado se incluyen **2 instrucciones buenas** por parte del compilador en un procesador RISC-V. En cuanto a tiempo de ejecución ¿cuál de estas 3 estrategias considera que es mejor? Explique por qué es mejor que cada una de las otras dos no elegidas. Sea breve en su respuesta

* 1. **(35 pts)** **Haga la tabla de tiempos** para el siguiente fragmento de código RISC-V, suponiendo que corre en en un procesador cuyos pipelines para enteros y flotantes son los vistos en clase. Incluya flechas indicando "forwardings". **Calcule el CPI**

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | 16 | 17 | 18 | 19 | 20 | 21 | 22 | 23 |
| flw f6, 40(x9) |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| fadd f4, f6, f7 |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| add x3, x4, x5 |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| sw x3, 80(x3) |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| fmul f8, f6, f4 |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| fsw f4, 100(x0) |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| fsub f1, f8, f4 |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |

* 1. **(35 pts)** Escriba un ejemplo de código RISC-V que incluya un branch y **que permita la aplicación de la estrategia de branch retrasado**. Aplique luego la estrategia de branch retrasado en dicho código, como lo haría un buen compilador para RISC-V, y escriba el nuevo código resultante.